

ASIC自研趨勢下 臺灣IC設計服務業 的轉型路徑

◎蔡鳳凰／中華經濟研究院第三（臺灣經濟）研究所 高級分析師

AI推論端算力需求快速成長，帶動全球雲端業者加速投入特定應用積體電路（ASIC）自研，也促使半導體設計產業在設計架構、開發流程與產業生態同步調整。本文分析驅動ASIC需求的兩組結構性矛盾，梳理小晶片異質整合、開發左移策略與IP子系統化三大技術轉向，並就臺灣IC設計服務業三種業態的商業模式調整方向提出研析。研究發現，IC設計服務的價值重心正由硬體設計交付，逐步移向涵蓋軟體驗證與系統整合的全程服務，率先完成業態升級的廠商將取得更高的客戶黏著度與差異化優勢。展望未來，臺灣廠商現有的先行優勢能否延續、面對上游IP廠商垂直整合的競爭壓力如何因應，以及客戶來源多元化後服務模式能否及時調整，都是值得持續關注的關鍵課題。

關鍵詞：特定應用積體電路、IC設計服務、矽智財

Keywords: Application-Specific Integrated Circuit, IC Design Services, Silicon Intellectual Property

近年來，以大型語言模型為代表的生成式AI技術快速普及，對算力基礎設施的需求大幅成長，全球AI算力需求從訓練主導轉向推論主導。推論端對低延遲與高能效的需求，正是通用繪圖處理器（GPU）架構的相對弱點，也是雲端業者競相投入自研ASIC的直接誘因。

此波ASIC自研趨勢帶動的產業調整，

不僅是晶片採購策略的轉變，更涉及設計架構、開發流程與產業生態三個層面的調整，對臺灣而言，這既是產業升級的重要契機，也是業態能否及時轉型的考驗。臺灣在先進製程代工、IC設計服務與矽智財授權等方面的長期積累，奠定了在現階段全球ASIC供應鏈中難以取代的競爭優勢，但技術與市場的快速推進，也使廠商在商業模式與服務能力

上的調整日益迫切。

本文依序分析驅動 ASIC 需求成長的市場推力、半導體設計架構的三大技術轉向，以及臺灣 IC 設計服務業三種業態的商業模式調整方向，最後就臺灣廠商面臨的關鍵課題提出前瞻性研析。

半導體產業面臨的市場推力與設計挑戰

推動當前 ASIC 市場快速成長的，並非單一因素，而是「時間落差」與「成本結構」兩組關鍵矛盾相互加劇所致，釐清這兩組矛盾，有助掌握產業轉型的演變脈絡。

一為 AI 演算法的迭代速度與晶片開發週期之間不斷擴大的時間落差。一般而言，ASIC 從規格定義到量產需 24 至 36 個月，而 AI 模型更新週期約 3 至 4 個月，兩者節奏相差近十倍，導致晶片研發初期設定的演算法目標，往往在量產前即過時。

另一為先進製程成本大幅攀升與客製化需求之間的張力。晶片開發前期固定費用隨製程節點推進大幅攀升，從成熟製程（65 奈米至 180 奈米）的 50 萬至 500 萬美元，躍升至中階製程（7 奈米至 28 奈米）的 500 萬至 3,000 萬美元，進入先進製程（3 奈米至 5 奈米）更高達 3,000 萬至逾 1 億美元¹。如此高額的前期投入必須透過大量出貨才能攤銷，GPU 等通用晶片憑藉跨客戶的大量出貨而具備明顯的規模經濟優勢。然而 GPU 並非為特定推論場景設計，面對種類繁多、需求各異

的 AI 推論工作負載，實際運算資源利用率偏低、能源效率受限，促使超大規模資料中心營運商轉而評估自研 ASIC 的可行性。根據 SemiAnalysis（2026）研究，自研 ASIC 相較通用 GPU 的總擁有成本（TCO）優勢達 40% 至 65%，在大規模部署條件下足以攤提前期研發支出²。

這樣的成本優勢固然主要集中在超大規模雲端業者，但客製化 ASIC 走向主流的趨勢已逐漸成形，臺灣 IC 設計服務業的策略布局，正是在這波產業轉變中尋找定位。

半導體設計思維轉向三大關鍵技術

面對前述兩組矛盾，產業界的回應是設計架構、開發流程與產業生態三個層面的連動調整，三個層面之間具有因果遞進關係，小晶片（Chiplet）異質整合解決單體式設計的物理限制，卻也帶來更複雜的軟體驗證挑戰，進而催生開發左移策略的普及；而開發左移的落地，又推動 IP 廠商擴大服務範疇，帶動 IP 子系統化與標準化互連的生態調整，三者環環相扣，共同構成這波設計架構演變的技術核心。

在設計架構層面，Chiplet 架構將晶片拆解為多個功能子模組，各自採用最適合的製程節點製造，再透過先進封裝技術整合為一個系統單元，在提升良率的同時，也讓設計資產可跨案沿用，有效降低一次性工程費（Non-Recurring Engineering, NRE）成本，並讓系統整合商能依需求彈性組合異質運算



組件。在開發流程層面，開發左移（Shift-Left）策略的核心，是透過電子設計自動化（Electronic Design Automation, EDA）工具建立硬體虛擬原型，讓軟體開發與系統驗證得以在晶片流片前 12 至 18 個月並行啟動。設計初期發現錯誤的修復費用，約為量產後問題修復的千分之一³，兩者成本差距懸殊。ASIC 首次流片成功率已從 2020 年的 32% 持續下滑至 2024 年的 14%，驗證能力不足的問題日益嚴峻，開發左移已成為確保設計品質的必要機制⁴。

在產業生態層面，IP 廠商過去只需提供單一功能的 IP 供客戶自行組合，如今則須交付已預先整合、完整驗證、可直接使用的「運算子系統」（Compute Subsystem），亦即將常用核心功能整合為模組化方案，以降低客戶整合負擔。以 Arm Neoverse CSS 為代表的子系統架構，預先整合處理器叢集、記憶體控制器、電源管理與 I/O 介面等核心組件，讓 IC 設計廠商能將工程資源集中投入具獨特價值的自研加速器。臺灣 IC 設計服務廠商在此生態中的核心角色，是整合上游 IP 廠商子系統、為客戶完成全程設計交付，與 Arm 等純 IP 授權商的商業模式有所不同。同時，通用小晶片互連標準（Universal Chiplet Interconnect Express, UCIe）的推進，為異質 Chiplet 的封裝整合建立通訊規範，有效降低多供應商生態系的互通性風險。三個層面的調整相輔相成，不僅改變半導體設計的技術格局，也促使各類業者重新審視自身的商業模式定位。

臺灣廠商商業模式轉型與機會

這股技術變化已在市場面形成連動效應，全球 ASIC 需求持續擴增，供給端競爭形勢隨之改變，臺灣 IC 設計服務業的商業模式轉型也從選項變為必要課題。

就需求端而言，2026 年五大主要 AI 算力投資業者的資本支出預計突破七千億美元，其中約 67% 集中於 GPU、CPU 與 AI 晶片等算力基礎設施，各家企業的成长幅度從 28% 至 97% 不等，顯示主要雲端業者在 AI 算力基礎設施上的投入規模已達到歷史高點（表 1）⁵。

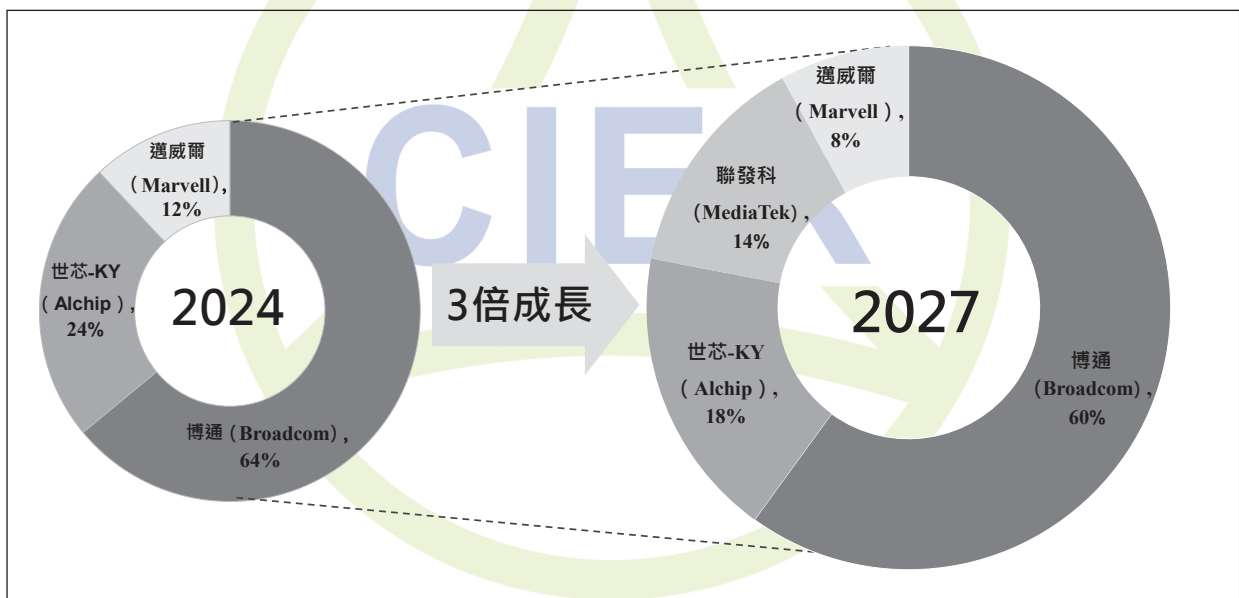
就供給端而言，根據 Counterpoint Research（2026）市場研究，AI 伺服器 ASIC 出貨量預計呈三倍成長，2028 年全球資料中心 ASIC 出貨量預估突破 1,500 萬顆，規模將超越 GPU⁶。IDC（2025）亦預估 2026 年 ASIC 市場年成長率達 113%，高於 GPU 的 66%，顯示 ASIC 的成长動能已明顯超越通用晶片⁷。自研晶片的需求方已從雲端服務業者延伸至 OpenAI 等 AI 模型研究機構，需求來源仍在持續擴大，全球市場局面也將從少數業者高度集中，逐步演變為多家廠商分散承接設計服務訂單的格局，ASIC 設計服務供應端的市場占比也隨之調整（圖 1）。對臺灣 IC 設計服務業而言，市場大幅成長是正面訊號，但需留意供給端的高度集中現象。在全球 AI 伺服器 ASIC 設計服務市場中，博通預估 2027 年仍掌握約 60% 的市場占比，臺灣廠商能否在此格局中持續擴大市佔，關鍵在於業態升級的速度與深度。

表1 2026年五大主要AI算力投資業者資本支出概況

單位：億美元；%

| 企業名稱 | 2026年預算 | 年成長率 | 自研晶片布局重點 |
|-----------|---------|------|---|
| Amazon | 2,000 | 56 | Trainium3訓練晶片（3nm製程，2025年底量產）與Inferentia推論晶片雙線並進，Graviton Arm CPU同步世代更新 |
| Alphabet | 1,800 | 97 | TPU第七代（Ironwood）聚焦大規模推論效能，Axion自研Arm CPU完成量產導入；2026年4月發布第八代推論晶片TPU 8i |
| Microsoft | 1,510 | 28 | Maia AI加速器規模部署持續推進，Azure Cobalt Arm CPU整合算力基礎架構，兩線推動算力自主化布局 |
| Meta | 1,250 | 73 | MTIA自研AI加速器多代演進，作為Arm AGI CPU之首批導入合作夥伴 |
| Oracle | 588 | 66 | 持續擴充OCI算力基礎設施，承接OpenAI、xAI等AI領先業者大型GPU叢集訓練與推論需求 |

資料來源：各公司財報及指引、Visible Alpha via The Wall Street Journal（2026年2月）。



資料來源：Counterpoint Research（2026）。

圖1 全球AI伺服器ASIC設計服務供應商市場占比變化

就臺灣的產業結構而言，相關廠商依商業模式大致可歸納為三種業態（表2）。其一是「IP授權型（IP Licensing）」，以技術服務費與按量權利金為主要收入，主要資產在於IP資料庫的廣度與製程相容性（如：M31

科技、晶心科技）。其二是「ASIC委託設計型（ASIC Design Service）」，以一次性NRE設計費與量產晶片交付為核心，競爭力主要來自先進製程工程能力與大型專案管理經驗（如：世芯）。其三是「IP授權暨設計



服務型」，同時具備矽智財授權收入與設計服務能量，兩條業務線相互強化（如：智原科技）；與純 IP 授權商不同，此類業態以設計服務為核心交付，IP 資產庫是承接設計案的重要基礎，而非單純對外授權收取權利金。

三種業態面對這波調整的壓力各有側重，但轉型方向高度一致，即單純交付硬體設計的模式已趨於不足，客戶所需要的已延伸至涵蓋軟體驗證與系統整合的全程服務。

表2 臺灣IC設計服務業三種業態商業模式轉型比較

| 業態類型 | 傳統獲利邏輯 | 轉型方向 | 支撐轉型的核心能力 |
|------------|----------------------|---|-------------------------------------|
| IP授權型 | 一次性授權費+按量權利金 | 從單一IP授權擴展至預先整合的IP子系統交付；收入從一次性授權費轉向子系統整合費加長期維護合約 | 跨製程節點的IP整合驗證能力與虛擬原型開發能力 |
| ASIC委託設計型 | 一次性工程設計費（NRE）+量產代工收入 | 以後端實作為基礎，擴展至Turnkey全程交付；收益從一次性NRE轉向每片權利金等持續性收入 | 從設計到量產的全程交付能力，以及Chiplet模組跨專案套用的工程積累 |
| IP授權暨設計服務型 | 授權費與設計服務費雙軌並行 | 強化IP資產庫與設計服務的正向循環；IP支撐服務差異化，服務經驗持續回饋IP演進 | 同步維持兩條業務線的競爭規模，並有效協調工程資源配置 |

資料來源：作者整理。

就「IP 授權型」業者而言，調整的重點在於服務能量的拓展。開發左移策略的普及，促使 IP 廠商同步提供虛擬開發套件（VDK）或數位孿生（Digital Twin）模型，讓客戶在硬體流片前完成軟體堆疊的系統驗證。能提供預驗證子系統的廠商，獲利模式得以從「一次性授權費」轉向「子系統整合費加長期維護合約」的持續性收入；且客戶一旦基於特定子系統建立設計生態，替換成本相當高，廠商的客戶黏著度也會自然提升。

就「ASIC 委託設計型」業者而言，此類業者目前以承接客戶完成前端設計後的後端實作為主，涵蓋實體設計與時序優化等工程環節。轉型的核心方向，是將服務範疇從後

端實作擴展至涵蓋量產全程的 Turnkey 交付，並從一次性 NRE 收費逐步延伸至量產階段的持續性收益模式，例如每片權利金、維護費或長約服務收入，使收入來源更為穩定且可預期。此外，Chiplet 架構的廣泛導入也有助於標準化模組跨專案沿用，降低部分開發風險與成本，因而提高 Turnkey 模式落地的可行性。

就「IP 授權暨設計服務型」業者而言，矽智財與設計服務的並軌布局具有明顯優勢。自有 IP 資產庫構成承接設計服務的競爭基礎，設計服務所累積的客戶關係與實際應用場景，則反過來驅動矽智財的不斷演進，兩者相互強化、形成正向循環。此類業者的主

要挑戰，在於如何在兩條業務線同步受壓的情況下，維持有效的資源配置，避免顧此失彼、兩端均難以達到足夠的競爭規模。一旦正向循環建立，IP 資產庫愈深厚，承接設計服務的差異化基礎愈穩固，客戶黏著度也隨之提升，競爭門檻也從而難以複製。

上述三種業態的界線並非一成不變，隨著市場演進，跨業態的競爭路徑也在浮現。原以自有晶片出貨為主的 IC 設計廠商，憑藉長年積累的前段設計能力與製程工程實力，得以切入超大規模 ASIC 專案。聯發科承接 Google TPU 8i 推論晶片前段設計即為一例，與世芯等以後端設計服務為主的業務定位不同，深厚的 IP 資產庫與全程設計服務能量互為支撐，使聯發科得以在全球最具規模的 ASIC 專案中扮演關鍵角色，也擴大設計服務市場的供給面競爭。

展望未來

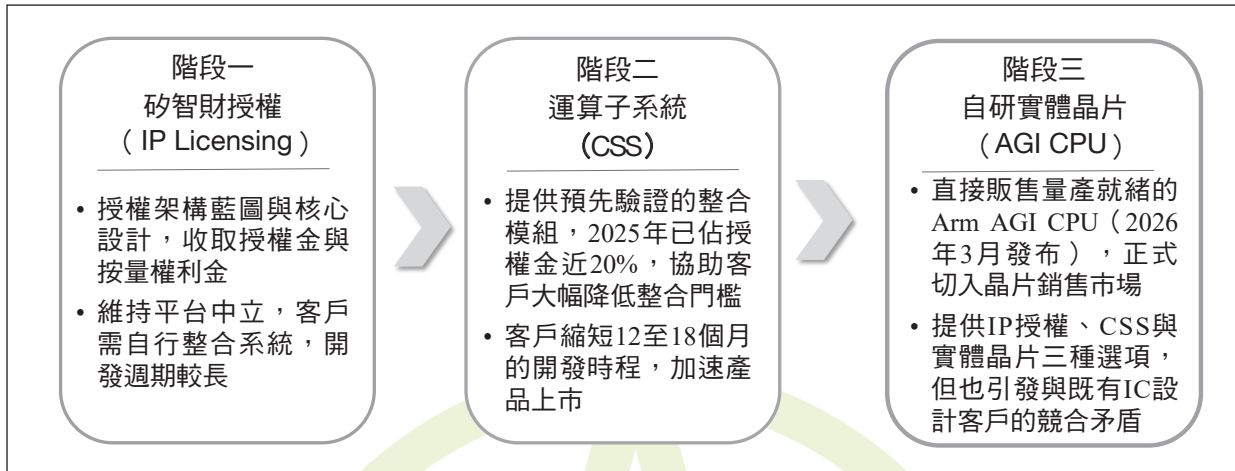
綜合前述分析，AI 算力需求所驅動的產業重組，有三個面向對臺灣 IC 設計服務業的影響與機會值得持續追蹤。

第一，臺灣廠商目前雖處於有利位置，但這樣的競爭優勢並非沒有時限。就目前而言，北美大型雲端業者的自研晶片計畫，仍高度依賴臺灣的先進製程代工與 IC 設計服務能量。台積電 CoWoS 等先進封裝產能的協調能力，更已成為 ASIC 交付時程的關鍵變數，短期內其他地區難以形成相同的協作能量。然而，隨著全球半導體供應鏈多元化壓

力持續升高，客戶的替代選擇也在增加。韓國設計服務業者競爭實力持續提升，印度則在半導體設計人才與政策資源上快速積累。若臺灣廠商未能及時完成從 NRE 交付型轉向 Turnkey 整合服務型的業態調整，議價空間將因而受到壓縮，此為供應鏈分散化趨勢延伸至設計服務領域的必然走向，廠商宜及早布局多元客戶來源。

第二，上游 IP 廠商的垂直整合，正在改變臺灣 ASIC 設計服務業所處的競爭局面。以 Arm 為例，其於 2026 年 3 月宣布推出首款自研實體晶片 AGI CPU，正式切入晶片銷售市場，代表這個趨勢從預期轉為現實⁸。根據 Counterpoint Research (2026) 的預測，Arm 架構 CPU 在自研 AI ASIC 伺服器的主機端處理器市場佔有率，將從 2025 年的約 25% 攀升至 2029 年的 90% 以上⁹；隨著大型雲端業者加快導入先進製程自研 CPU，台積電先進製程中加速器與 CPU 兩個環節的需求也將同步擴增。如圖 2 所示，當上游 IP 廠商的服務選項從單純的 IP 授權，擴展至可直接採購的量產實體晶片，客戶的選擇不再限於委託設計服務，得以直接向 IP 廠商取得成品。就目前而言，臺灣 IC 設計服務廠商的市場地位仍在提升，但上游 IP 廠商服務範疇的擴張，是值得長期追蹤的競爭變數，服務能力不足者將面臨被邊緣化的壓力。

第三，自研晶片的需求來源正在擴大，除大型雲端業者外，OpenAI 委託 Broadcom 共同開發自研晶片、xAI 持續擴建算力基礎設



資料來源：作者整理。

圖2 上游IP廠商垂直整合的三階段演進：以Arm為例

施，以及 Cerebras 等推論加速新創的快速崛起，均反映需求端已從少數超大規模業者延伸至更廣泛的 AI 應用場景。對臺灣 IC 設計服務業而言，長期競爭力不只取決於能否深度服務現有的少數大型客戶，更在於能否將設計資產與服務能力有效延伸至更廣泛的客戶群。要達到這個目標，業者須在持續深耕先進製程能力的同時，逐步累積跨應用場景的系統設計經驗與 IP 資產，兩者缺一不可，才能在 AI 應用場景持續多元化的過程中，將臺灣廠商現有的先行優勢延續下去。

附注

1. Silicon Analysts (2026). How much does a tapeout cost? A practical guide for fabless startups. Silicon Analysts. <https://siliconanalysts.com/analysis/fabless-startup-tapeout-cost-guide>
2. Silicon Analysts (2026). AI data center value chain analysis 2025 — Interactive supply chain map. <https://siliconanalysts.com/research/ai-data-center-value-chain>

3. Arm (2025). Arm Unlocked Taipei 2025 forum proceedings.
4. Sperling, E. (2025). First-time silicon success plummets. Semiconductor Engineering. <https://semiengineering.com/first-time-silicon-success-plummets/>
5. Levy, A. (2026). Big tech will spend \$700 billion on artificial intelligence in 2026. Nasdaq. <https://www.nasdaq.com/articles/big-tech-will-spend-700-billion-artificial-intelligence-2026-heres-my-top-stock-buy-take>
6. Counterpoint Research (2026). AI server compute ASIC shipments to triple by 2027 as custom silicon enters hyper-growth phase. <https://counterpointresearch.com/en/insights/AI-Server-Compute-ASIC-Shipments-to-Triple-by-2027>
7. IDC (2025)。IDC：2026年全球半導體市場十大趨勢預測——2026年半導體市場將從爆發性復甦轉向穩健擴張，AI仍扮演關鍵角色。 <https://my.idc.com/getdoc.jsp?containerId=prAP53970525>
8. Arm (2026). Arm AGI CPU launch. <https://newsroom.arm.com/news/arm-agi-cpu-launch>
9. Counterpoint Research (2026). Arm-based CPUs to capture 90% of AI ASIC server CPU market by 2029. <https://counterpointresearch.com/en/insights/Arm-based-CPU-to-Capture-90-of-AI-ASIC-Server-CPU%20-Market-by-2029>